

Баллистик нано транзисторын dc ажиллагааны загвар

Б.Ану¹, Д.Баярцэцэг², Д.Болормаа³

Монгол Улсын Их Сургууль, Хэрэглээний Шинжлэх Ухаан, Инженерчлэлийн Сургууль
Электроник, Холбооны Инженерчлэлийн Тэнхим
Цахим шуудан : seastar0530@gmail.com ¹, Bayartsetsegdamdin@gmail.com ², seas.num.edu.mn³

Хураангуй.—Нано технологид өргөн ашиглагддаг доороос-дээш (bottom-up) аргаар баллистик транзисторын dc ажиллагааны мужид гүйдэл хүчдлийн хамаарлыг $V_g=0$ байхад тооцооллоо. Ингэхдээ молекулын загварчлал ашиглан транзисторын сувгийг үүсгэн нягтын функционал онолын тооцоолол ашиглан цэнэг зөөгчдийн концентрацийг тооцоолсон. Транзисторын гүйдэл хүчдлийн хамаарлыг Ландауэр-Бюттикерийн аргаар тооцоолж олон зарим туршилтын үр дүнтэй харьцуулсан.

I. УДИРТГАЛ.

Жирийн транзисторын суваг буюу channel-ийн урт 100 нм хүртэл байж болох бол сувгийн урт нь 100 нм-ээс богино транзисторуудыг нано транзистор гэж нэрлэдэг. Ингэснээр транзисторыг атомын түвшинд жижигрүүлж хийх боломжтой ба ийм транзистор квантлаг шинжтэй болно. Нанотранзисторын боломжит хамгийн бага хэмжээ нь одоогоор нэг атом байгаа. Ийм хэмжээтэй транзисторыг Өмнөд Уэльсийн их сургуулийн судлаачид лабораторийн нөхцөлд хэдийн гарган авсан тухай интернетэд бичигдсэн байгаа [1]. Нанотранзисторын хувьд цахилгаан цэнэг квантлагдах тул гүйдлийг жирийн транзистортой ижлээр “цахилгаанжсан шингэн”-ий урсгалтай зүйрлүүлэх боломжгүй болно. Өөрөөр хэлбэл удирдах цахилгаан цэнэгийн хэмжээ электроны цэнэг q_0 -д пропорционал болох тул жирийн транзистороос ялгаатай ойлголтууд бий болно [2]. Транзисторын макроскопик цахилгаан дамжууллын загвараас микроскопик буюу квант загвар руу шилжсэн иерархи дамжууллын загваруудын харьцуулсан судалгааг [3]-д авч үзсэн. Нэг болон хоёр gate-тэй транзисторын цахилгаан дамжууллыг хагас сонгодог Монте Карло симуляцийн аргаар судалсан үр дүнгээс харахад баллистик дамжууллыг ашиглах нь сувгийн уртыг багасгах, сувгийн хольцын агууламжийг бууруулах зэрэгт эерэг нөлөө үзүүлнэ [4]. Уг судалгааны ажилд 20 нм хүртэл урттай транзисторын цахилгаан дамжууллыг баллистик хялбаршуулсан нөхцлийг тооцон загварчлах нь транзисторын $V_g=0$ байх үеийн dc ажиллагааны загварыг гаргалаа.

II. МОЛЕКУЛЫН ЗАГВАРЧЛАЛ.

Атомын бүтэц.

MoS_2 нь органик биш бинар нэгдлийн холбоостой үечилсэн элемент ба P63/mmc огторгуйн групптэй гексогонал тортой. Кристал тор дахь Молибдены атомууд хүхрийн 2 атомын үүсгэх үеүүдийн хооронд байрлана. Хүхрийн атомуудын хоорондох Ван-дер ваальсын хүч сул тул үеүүдийн хооронд гулсалт үүсэх боломжтой. Иймээс моно буюу нэг үет бүтцийг хялбар үүсгэх боломжтой. Сүүлийн үед MoS_2 monolayer ашигласан судлагааны ажлууд их хийгдэж байгаа учраас бодитоор суваг үүсгэн хийсэн загваруудтай харьцуулах боломжийг харж баллистик транзисторын сувгийн материалыг сонгон авлаа.

Сувгийн загварчлал.

Тооцооллыг хийхдээ Баллистик транзисторын сувгийн MoS_2 -ийн нэг үет супер тор (supercell)-с тогтсон 20 нм урттай гэж авч үзсэн. MoS_2 супер тор атомын эгэл торыг молекулын визуализац хийдэг Vesta програм ашиглан үүсгэсэн ба кристаллограф параметруудийг хүснэгт 1, 2-д үзүүлээ.

Хүснэгт I: MoS_2 -ийн кристаллограф параметрууд

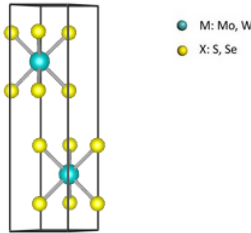
Тэгш хэмийн бүлэг	P 63/ m m c	
Тэгш хэмийн группын дугаар	194	
Торын параметрууд	a (Å)	3.16000 (Å)
	b(Å)	3.16000 (Å)
	c(Å)	12.29400 (Å)
	α (°)	90
	β (°)	90
	γ (°)	120

Хүснэгт II: Харьцангуй координат

Атом	x	y	z
Mo	0.333333	0.666666	0.25
S	0.333333	0.666666	0.621

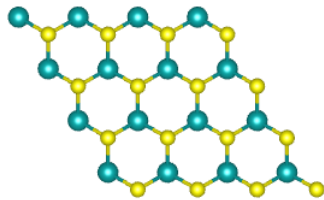
MoS_2 -ийн бүтцийг үүсгэхийн тулд атомуудын холбоосын байрлалын харьцангуй координатуудыг

ашигласан. Атомын дугаар, огторгуйн тэгш хэмийн грушгыг мэдсэнээр материал судлалын тооцооллын сайтаас харьцангуй координатуудыг олж болно. Харьцангуй координатын холбоос гэх мэт параметруудыг өгөн үүсгэсэн эгэл торыг зураг 1-д үзүүлэв.



Зураг 1: MoS₂ эгэл тор.

Эгэл тор Блохын хавтгай долгионы үелэх захын нөхцөл биелэх ёстой гэж үзэн кристал торын базис векторыг трансляц хийн x, y, z тэнхлэгийн дагуу 10:10:2 харьцаатай супер тор үүсгэсэн. Үүсгэсэн супер тороо захын атомуудыг тайрах замаар MoS₂ нэг үет бүтэц үүсгэснийг зураг 2-д үзүүлэв. Үүссэн нэг үет бүтцийн урт L=2.72 нм, зузаан W=3.17185 нм болсон.



Зураг 2: MoS₂ нэг үет бүтэц.

III. ТРАНЗИСТОРЫН ЗАГВАРЧЛАЛ.

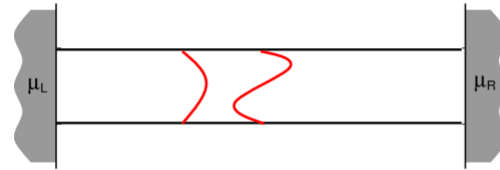
Баллистик транзистор.

Тооцооллын эллектроникт транзисторын тодорхойлолтыг загварчлах, технологийн процессыг загварчлах, атом молекулын түвшинд загварчлах гэх мэт олон янзээр загварчлах боломжтой. Сувгийн урт 100 нм-ээс богино транзисторуудыг нанотранзистор гэж нэрлэдэг ба нанотранзисторыг загварчлахдаа эхлээд электрон бүтцийн загварыг гарган тухайн загвараар электрон тээвэрлэлтийн загварыг гаргана. Үүний дараа транзисторын бүрэн загварыг гаргаж авна. Ингэхдээ хагас сонгодог болон квант загварын аль алийг хэрэгдэх боломжтой. Нано транзисторт түгээмэл хэрэглэгддэг загваруудын нэг нь Ландауэр-Бюттикерийн загвар зураг 3 ба энэ загварт нано

транзисторыг баллистик буюу харимхай сарнилгүй гэж үзнэ. Ландауэр-Бюттикерийн загварт харгалзах 2D Шредингерийн тэгшитгэл

$$\left(\frac{p^2}{2m^*} + V(x, y)\right)\psi = E\psi \tag{1}$$

хэлбэртэй байна.



Зураг 3: Баллистик транзисторын хялбаршуулсан зураг.

Бид транзисторын сувгийг MoS₂ нэг үет, харин соорс гейт нь μ_L ; μ_R цахилгаан химийн потенциалтай гэвэл баллистик транзисторын гүйдэл дараах илэрхийллээр бичигдэнэ.

$$I = 2e \sum_{n=1}^M \int_{\mu_R}^{\mu_L} D_n(E) v_{nk}(E) dE = MG_0(\mu_R - \mu_L) \tag{2}$$

$$D_n(E) = \frac{2\pi}{h} \frac{1}{v_{nk}} \tag{3}$$

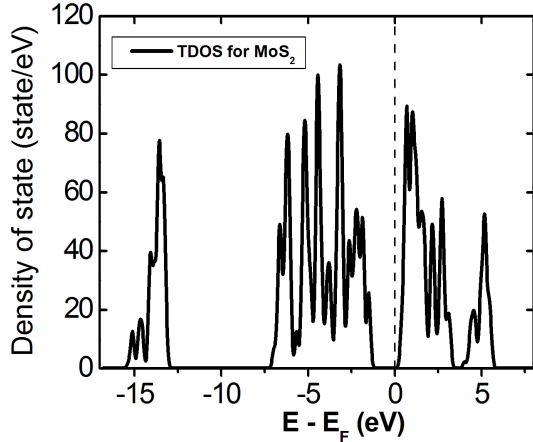
$$v_{nk} = \frac{1}{h} \frac{dE_n(k)}{dk} \tag{4}$$

Энд $D(E)$ электроны төлвийн нягт, $v(nk)$ цэнэг зөөгчийн хурд, G_0 -дамжуулал, M -модын тоо, h -Планкийн тогтмол, n -энергийн түвшний дугаар.

Электроны төлөвийн нягтыг Quantum espresso(QE) загварчлалын програм ашиглан гаргаж авсныг зураг 4-д үзүүлэв.

Уг төлөвийн нягтыг бодуулахдаа MoS₂ нэг үет бүтцийн огторгуйн бүлэг, торын параметрууд, атомын тоо зэрэг Vesta программын гаралтын утгуудыг QE-ийн оролтын файл болгон өгнө. QE нь цахилгаан цэнэгүүдийн харилцан үйлчлэл ба цахилгаан орны нөлөөг Пуассоны тэгшитгэл ашиглан бодохоос гадна холбох энерги, электрон ионы харилцан үйлчлэл зэргийг тооцох төлвийн нягтыг тооцоолно.

Баллистик транзистор V хүчдэл өгөхөд соорс болон драйны цахилгаан химийн потенциалын зөрөө $\mu_L - \mu_R = qV$ болох буюу соорсын цахилгаан химийн потенциал $1/2eV$ -ээр дээшилж, драйных нь $1/2eV$ -ээр буурна. Гадны хүчдлийн нөлөөгөөр электроны төлвийн нягт ихсэх ба үүнээс болж цэнэг зөөгчдийн концентрац өөрчлөгдөнө[5].



Зураг 4: MoS2

$$N = \int_{-\infty}^{+\infty} dE D_{\epsilon}(E-U) \frac{\gamma_1 f_1(E) + \gamma_2 f_2(E)}{\gamma_1 + \gamma_2} \quad (5)$$

Цэнэг зөөгчдийн концентраци өөрчлөгдөхөд гүйдэл мөн өөрчлөгдөнө.

$$I = \frac{q}{h} \int_{-\infty}^{+\infty} dE D_{\epsilon}(E-U) \frac{\gamma_1 \gamma_2}{\gamma_1 + \gamma_2} [f_1(E) - f_2(E)] \quad (6)$$

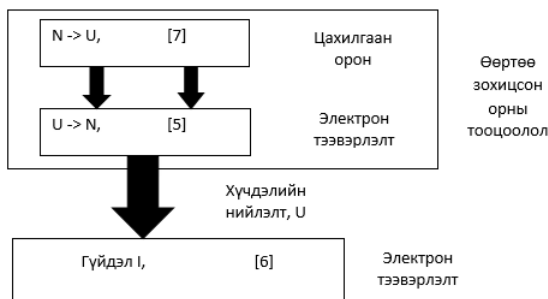
Дээрхи 2 тэгшитгэлийн өөртөө зохицсон орныг тооцоолох замаар энд

$$U = U_L + \frac{q^2}{C_E} \Delta N \quad (7)$$

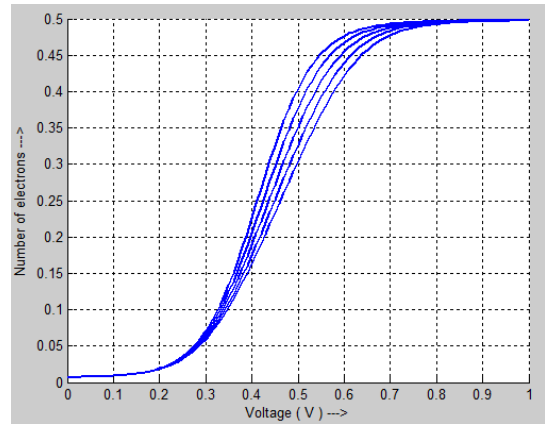
-тай тэнцүү.

IV. Тооцооллын үр дүн.

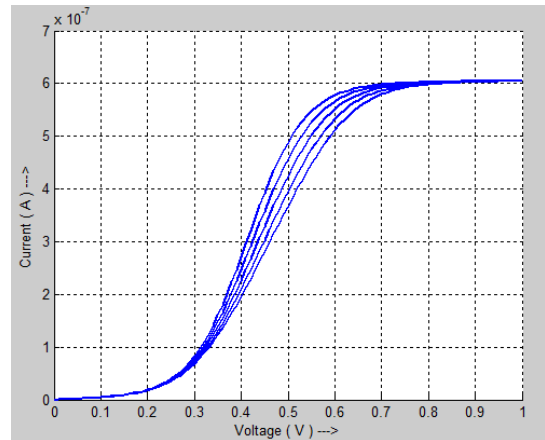
Өөртөө зохицсон орны дараах аргаар гүйдлийг дараах схемийн дагуу итерац хийж олно. Өөртөө зохицсон орны тооцооллын үр дүнг зураг 5-д харуулав.



Зураг 5: N ба U-г өөртөө зохицох орныг итерацын аргаар бодох дараалал



Зураг 6: SCF арга ашиглан тооцоолсон электроны тоо болон хүчдэлийн хамаарал, $\mu = 0, \epsilon = 0.2eV, V_G = 0, k_B T = 0.025eV - 0.125eV, U_0 = 0.025eV, C_D/C_E = 0.5, \mu_1 = \mu_2 = 0.005eV$.



Зураг 7: SCF арга ашиглан тооцоолсон гүйдэл болон хүчдэлийн хамаарал, $\mu = 0, \epsilon = 0.2eV, V_G = 0, k_B T = 0.025eV, U_0 = 0.025eV - 0.125eV, C_D/C_E = 0.5, \mu_1 = \mu_2 = 0.005eV$.

V. Дүгнэлт

Төлөвийн нягтын графикаас харахад $E-E_f$ нь 0-5V байхад дамжууллын бүсэд дамжууллын электрон бий болох магадлалтай нь харагдаж байгаа ба энэ нь $I(V)$ тодорхойлолтоор батлагдаж байна.

Нэг үет MoS₂ баллистик транзистор идеальний Омьн контакттай тохиолдолд цэнэг зөөгчдийн концентрац 0.8V-оос 4.4V-д шугаман өсч 5V-оос ханалтанд орж байна. Эндээс MoS₂ нэг үет сувагтай нано транзисторын босго хүчдэл $V_t = 0.8V$ байх нь харагдаж байна. Босго хүчдэлийг мэдсэн тул цааш $V_G > 0$ үед dc болж ас горимын ажиллагааг загварчлах боломжтой болж байна.

НОМ ЗҮЙ

- [1] Dr “University of New South Wales’ Centre for Quantum Computer Technology(CQCT) and Purdue University”
- [2] M. S. Lundstrom and J. Guo, Nanoscale Transistors: Device Physics, Modelling and Simulation, Springer, 2006.
- [3] G. A. Nemnes, U. Wulf, L. Ion and S. Antohe, Ballistic Transistors: From Planar to Cylindrical Nanowire Transistors, Trends in Nanophysics, Engineering Materials, Springer-Verlag Berlin Heidelberg, 2010.
- [4] M. T. Ahmadi, A. H. Fallahpour, V. Kouhdaragh, M. Kouhnavard and R. Ismail, P-Type Silicon Nanowire Transistor Modeling, International Journal of Recent Trends in Engineering, Vol 2, No.6, 2009.
- [5] "Quantum Transport: Atom to Transistor."United States of America: Datta.S., Cambridge University Press, 2005.