

# “НВМ” болон “ТЛР” МОДУЛУУДЫГ ХАРЬЦУУЛАН ЭЛЕКТРОН ЧИПИЙГ СТАТИК ХҮЧДЛЭЭС ХАМГААЛАХ НЬ”

Докторант Ломбодорж БАТЗОРИГ, Доктор (Ph.D) Баатар ЗОРИГТБААТАР, Доктор (Ph.D)Gene-Shue.

ШУТИС. Мэдээлэл, Холбооны Технологийн Сургууль. Электроникийн салбар

[batzorig.l2007@must.edu.mn](mailto:batzorig.l2007@must.edu.mn), [bzorigt@must.edu.mn](mailto:bzorigt@must.edu.mn), [genesue@gmail.com](mailto:genesue@gmail.com).

**Хураангуй**-Энэ судалгааны ажлын үр дүнд нь статик хүчдлээс электрон чипийг хамгаалах боломжийг судлаж, электрон чипийн загварыг “Medici 2D” программыг ашиглан симуляцийн процессыг хийж цахилгаан параметруудийн үзүүлэлтүүдийг сайжруулсанд оршино.

Судалгааны ажилдаа “Valdinoci” модулыг ашиглан триггерийн хүчдлийг багасгаж  $V_{tr}=66.09В$ , тогтоох хүчдлийг  $V_h=50В$  өсгөж өгсөн.

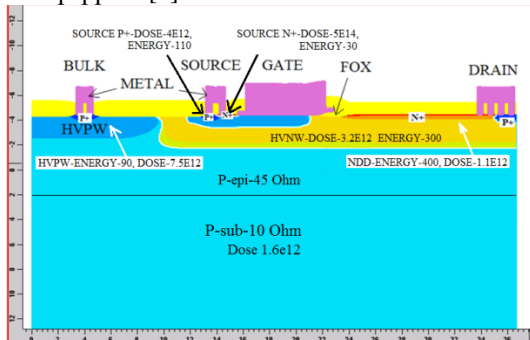
Хагас дамжуулагчийн р-п шилжилтийн гадаргууг жигд болгон өөрчилсөний үр дүнд халалтын температурыг 357.4К болтол багасгаж чадлаа. Ийнхүү хөгжүүлж байгаа төхөөрөмждөө, НВМ болон ТЛР загваруудыг харьцуулан, 4kV,6kV, 8kV статик хүчдэлүүдэд шалган туршилтын ажлыг хийж гүйцэтгэснээр өөрийн санал болгосон загварын найдвартай ажиллагааг батлан гаргасан.

**Түлхүүр үг**-ESD (electro static discharge), HBM(human body model) модул, TLP(transmission line pulse) модул, чип дизайн, симуляци.

## I. ОРШИЛ

Энэ судалгааны ажилд “MEDICI 2D” симуляцийн програм ашиглан транзисторын загварыг судлаж зарим цахилгаан параметрийн оновчтой сонголтонд тулгуурлаж тодорхой үр дүнд хүрсэн юм.

“MEDICI 2D” симуляцийн программд оруулсан транзисторын загварт зүсэлт хийж үзүүлсэн ба хэмжээс болон цахилгаан параметруудийг зураг 1-д тусган харууллаа. Зураг1-д үзүүлсэн дизайны хийсвэр загварын эквалент цахилгаан схемийг зураг 2-т дүрслэн үзүүлэв [1].

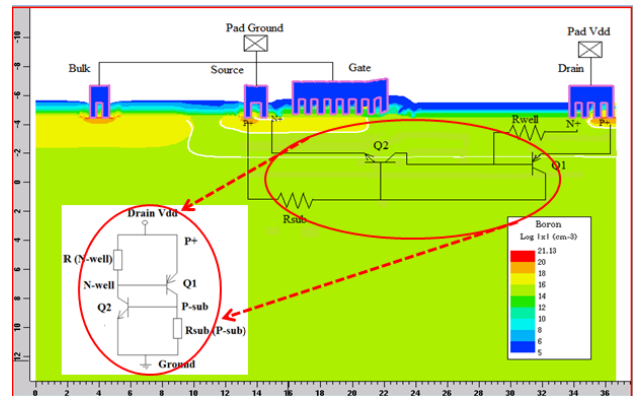


Зураг 1. Транзисторын загвар, цахилгаан үзүүлэлтүүд HVPW-(Boron)-Depth=2.7, HVNW-(phosphor)-Depth=2.7, P-Body-(Boron)-Depth=1.3, NDD-(Phosphor)-Depth=1.3, Pplus-(Boron)=0.5, Nplus-(Arsenic)-Depth=0.5

Эквивалент схемийн хоёр транзистор (Зураг-2-т) нь NPN болон PNP төрлийн транзисторуудаас бүрдэх

бөгөөд хэлхээний үндсэн зарчим нь тэжээлийн хүчдлийн тодорхой нэг утганд хүрэхэд хэлхээгээр бага хэмжээний гүйдэл гүйж улмаар транзисторууд дээр хүчдлийн уналтыг бий болгох ба тэр хүчдэл нь бааз эмиттерийн хооронд болон коллектор дээр холбогдсон эсэргүүцэл дээр унах хүчдлийн нийлбэрүүдээр тодорхойлогдоно. Үүнийг дараах байдлаар томъёолон бичиж болох юм.

$$V_h = V_{be(Q1)} + V_{Rsub} = V_{Rwell} + V_{be(Q2)} \quad (1)$$

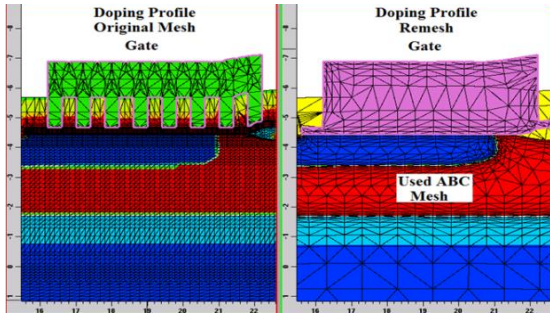


Зураг 2. Транзисторын хамгаалалтын схемийн цахилгаан эквивалент схемийг үзүүлсэн байдал.

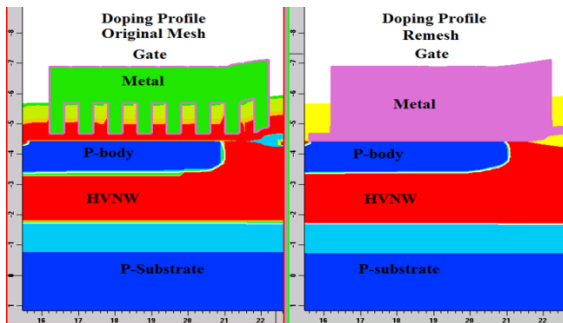
Электрон төхөөрөмжийн загварын [2,3] судалгааны явцад түүний хэлбэр болоод хэмжээ, мөн р-п гарцыг үүсгэж байгаа гадаргуу нь нэгэн жигд байх ёстой гэдэг нь тодорхой болсон бөгөөд үүний улмаас судлаж байгаа электрон төхөөрөмжийн загварыг [4,5] жижиг хэсгүүдэд хуваан симуляци хийх шаардлагатай болсон юм. Ингэж жижигрүүлсэн хэсгийг меш (mesh) гэж нэрлэнэ. Мешийн тоо хэмжээг зөв сонгож өгөх нь судалгааны ажилд маш их нөлөө үзүүлдэг, ийм учраас уян торын тоо хэмжээг зөв сонгох шаардлагатай. Мэдээж жижиг (mesh) хэсгийн тоо олон байх тусам үр дүн сайн гарах хэдий ч симуляцийн үйл ажиллагааг хэт удаашируулдаг муу талтай. Ийм учраас тухайн хиллэж байгаа мужыг сонгон авч мешийн тоог ихэсгэх боломжтой юм. Энэ нь симуляци хийх цаг хугацааг хэмнэх боломжийг бий болгодог. Судалгааны ажлын зорилго нь “НВМ” болон “ТЛР” модулуудыг харьцуулан, статик хүчдлээс электрон төхөөрөмжийг хамгаалах аргыг боловсронгуй болгох, өмнөх үр дүнг улам сайжруулахад оршино.

II. СИМУЛЯЦИ

Судлаж байгаа төхөөрөмжийн загварыг “MEDICI 2D” симуляцийн программд оруулаж туршилтыг хийж гүйцэтгэлээ. Мөн судлаж байгаа электрон чипийг шалгах НВМ, TLP-модулуудыг [6] симуляцийн программ дээр загварчилан хийж өгсөн. Зураг 5-д үзүүлсэнээр “НВМ” модулын загвар гэдэг нь хүний өөрийн үндсэн цахилгаан параметрийн эквалент цахилгаан схемийг хэлж байгаа бөгөөд энэ НВМ модулд хүний өөрийн хувийн эсэргүүцлыг 100кОм, багтаамж нь 100рF байдаг.



Зураг 3. Мешийг нь оновчтой сонгосон “Gate”-ийн бүтэц.



Зураг 4. “Gate”-ийн мешийг авч үзүүлсэн байдал.

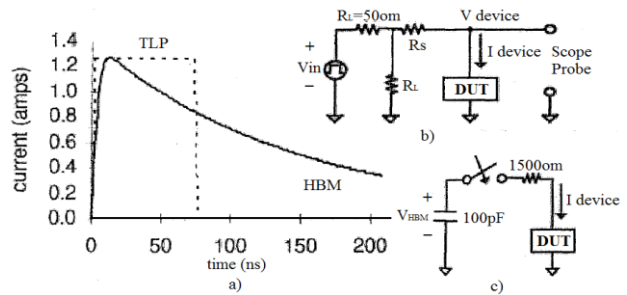
Үүнээс гадна CDM, MM, TLP, VF-TLP [7] гэсэн загварууд байдаг. Эдгээр загварууд нь тухайн объектийн хэмжээ болон цахилгаан дамжууламжаар цахилгаан статик хүчдлийг буюу цэнэгийг саринуулж байгаагаараа хоорондоо ялгаатай байдаг байна.

Хүснэгт 1. НВМ модулын цахилгаан параметрууд болон стандартууд MIL-STD-883, IEC61000-4-2.

Discharge voltage	Peak current, Human Body Model
500V	0.33A
1000V	0.67A
2000V	1.33A
4000V	2.67A
8000V	5.33A

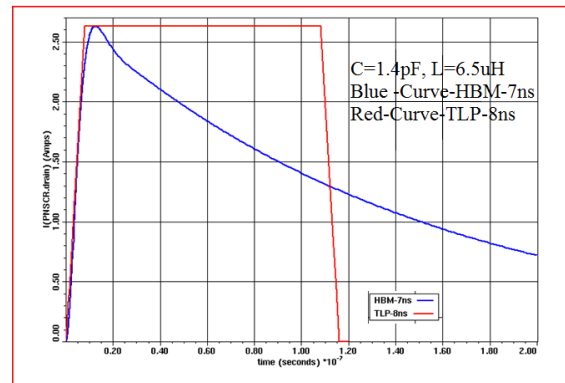
Судалгааны ажилд НВМ болон TLP моделийг ашиглан электрон чипид статик хүчдлийг өгч түүнд үүсэх хариу үйл явцыг шалган [8], тэдгээрт унах хүчдлүүдийг харьцуулах, мөн модулын дохионы бүтцийг судлаж, модулуудын биедээ хамгийн ойр байх цахилгаан параметруудийг утгуудыг сонгон авч судалгаандаа ашигласан. Энэ нь судалгаанд “НВМ”

болон “TLP” хоёр модулыг ижил хугацаанд, хамгаалалт хийж байгаа төхөөрөмжид стресс үүсгэхэд зориулагдсан хийсвэр үүсгүүрүүд гэж ойлгоно.



Зураг 5. НВМ-модулын гүйдлийн хэлбэр а), цахилгаан эквивалентын схем б)-д TLP-модул, с)-д НВМ-модулуудыг дүрслэн үзүүлэв.

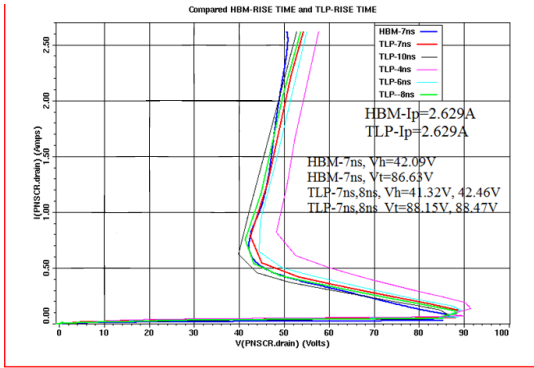
Эдгээр үүсгүүрүүдийг ажилд бэлтгэхийн тулд тодорхой стандартуудыг хангасан гүйдлийн сигналын хэлбэрүүдийг симуляцийн программ дээр үүсгэн бэлдэж өгнө. Зураг 5 дээр үзүүлсэн “НВМ” модулийн гүйдлийн үүсгүүрийн стандарт нь америкийн цэргийн институтийн гаргасан “MIL-STD883” стандартыг [9], “TLP” стандартад статик хүчдлийн стандартийг тогтоох холбооноос гаргасан “ANSI/ESD SP5.5.1-2004” стандартыг ашигласан. Симуляцийн программ (Medici 2D)-д дээрх стандартуудыг оруулаж гаргаж авсан сигналын хэлбэрийг зураг 6 дээр дүрслэн үзүүлсэн [10,11].



Зураг 6. “НВМ” болон “TLP” модулуудыг харьцуулсан хугацааны диаграмм.

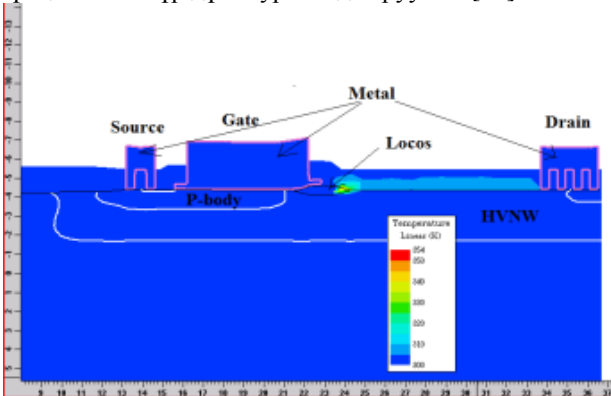
III. ТУРШИЛТ, ШИНЖИЛГЭЭ

Симуляцийн программын туршилтын үр дүнд НВМ=7наносек, TLP=8 наносек дэх Vh болон Vtr хүчдлүүдийн утгууд нь хамгийн ойр байгаа учраас НВМ модулийн 7 наносекунддэх, TLP модулийг 8 наносекунддэх гүйдлүүдийг сонгож, хөгжүүлж байгаа электрон чипид стресс хийхэд ашиглах болсон. Эдгээрийн утгуудийг зураг 7-аас харж болно. Үүнд: НВМ-Vh=42.09В, Vtr=86.63В, TLP-Vh=42.46В, Vtr=88.47В утгуудыг сонгосон.

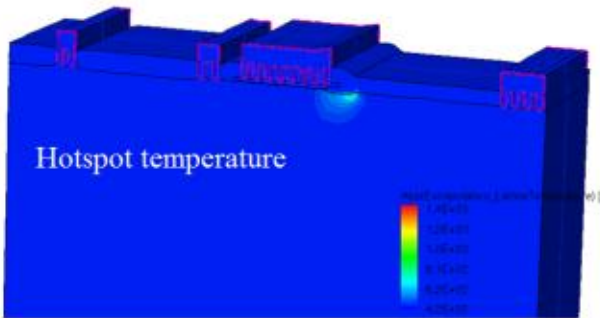


Зураг 7. HBM болон TLP модулуудын 7-наносек, 8-наносекунд харгалзах, Vt, Vh-хүчдлүүдийн утгуудыг харуулсан гүйдэл хүчдлийн график.

Симуляцийн процессыг хийх явцад дулааны халалт (hotspot) үүсэж байгаа орчин, хэмжээг тодорхойлох шаардлагатай болж ирсэн. Үүнийг “Medici 2D” дээр хийх боломжгүй учир температурын халалтын симуляцийг гурван хэмжээст симуляцийн программ “Synopsys 3D” дээр хийж гүйцэтгэсэн. Ажлын гүйцэтгэлийн үр дүнг зураг 8-д харууллаа[12].



Зураг 8. а-д Халалт үүсэж буй цэгийг (hotspot)-ийг хоёр (2D) хэмжээстэд дүрслэн харуулав.



Зураг 8. б-д Халалт үүсэж буй цэгийг (hotspot)-ийг гурван(3D) хэмжээстэд дүрслэн харуулав.

Халалтын температур нь 4кВ, 6кВ, 8кВ-ын хүчдлийн утгуудад, “HBM болон “TLP” модулууд, загваруудад өөр өөр үйлчлэлийн утгыг үзүүлж байгаа хүснэгт 2-т үзүүлээ.

Хагас дамжуулагчийн уламжлалт модулуудыг ашигласан, хагас дамжуулагчийн модул загвар гэдэг нь цэнэгийн дамжууламжын тоо болон орон зайн хэмжээст, температурын харилцан нөлөөлөх үйл ажиллагааг математикаар дүрслэн хийж гүйцэтгэсэн

Хүснэгт 2. Өндөр хүчдэл болон температурын утгуудыг харьцуулсан байдал.

Model/Stress	4kV	6kV	8kV
DEFAULT-HBM	354K	309K	315K
DEFAULT-TLP	311K	322K	337K
VALDINOCI-HBM	357.4K	307.9K	313.3K
VALDINOCI-TLP	309.5K	319.8K	333.2K

загварчилал юм. Электрон төхөөрөмжийн хамгийн гол чухал параметруудийн нэг бол температур юм. Иймд модулийг хэрхэн сонгож авснаас маш их хамаардаг учир, судлаж байгаа загвартаа шийдэх гэж буй асуудлаас хамаарч тухайн модулийг сонгоно[13,14,15].

Хүснэгт 3. Өмнө ашигласан загварын моделуудыг, шинэчилэн хийсэн загварт ашигласан моделуудтай харьцуулсан байдал.

DEFAULT MODEL	VALDINOCI MODEL
ANALYTIC	ARORA
CONSRH	CONSRH
AUGER	AUGER
BGN	BGN
TMPMOB	FLDMOB
IMPACT.I	II.VALDI
HPMOB	

Жишээ болгон өөрийн симуляцийн процесст ашигласан хагас дамжуулагчийн төхөөрөмжийг математик загварт оруулсан томъёололыг (2)-т үзүүлээ. Энэ томъёонд хэрэглэгдэх утгуудыг хүснэгт 4 харуулав.

$$\mu_{on} = MUN.MIN + \frac{MUN.MAX \left(\frac{T}{300}\right)^{NUN} - MUN.MIN}{1 + \left(\frac{T}{300}\right)^{XIN} \left(\left(\frac{N_{total}}{NREFN}\right)^{ALPHAN} + \left(\frac{N_{total}}{NREFN}\right)^3\right)}$$

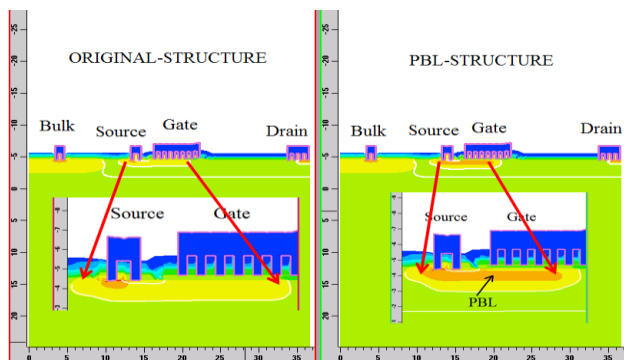
$$\mu_{op} = MUP.MIN + \frac{MUP.MAX \left(\frac{T}{300}\right)^{NUP} - MUP.MIN}{1 + \left(\frac{T}{300}\right)^{XIP} \left(\left(\frac{N_{total}}{NREFP}\right)^{ALPHAN} + \left(\frac{N_{total}}{NREFP}\right)^3\right)}$$

(2)

Хүснэгт 4. “Analytic model”-загварын силконий утгуудыг үзүүлэв.

PARAMETER	SILICON	GAAS	PARAMETER	SILICON	GAAS
MUN.MIN	55.24	0.0	MUP.MIN	49.70	0.0
MUN.MAX	1429.23	8500.0	MUP.MAX	479.37	400.0
NREFN	1.072E17	1.69E17	NREFP	1.606E17	2.75E17
NUN	-2.3	-1.0	NUP	-2.2	-2.1
XIN	-3.8	0.0	XIP	-3.7	0.0
ALPHAN	0.73	0.436	ALPHAP	0.70	0.395
NREFN2	1E30	1E30	NREFP2	1E30	1E30

Дээр үзүүлсэн загварчлалыг ашиглаж, модулуудыг сонгож электрон чипийг 4кВ, 6кВ, 8кВ статик өндөр хүчдэлийн цахилгаан даралтад оруулж төхөөрөмжийн үйл ажиллагаанд анализ хийсэн [6,7].



Зураг 9. Үндсэн болон сайжруулсан загварыг харьцуулан үзүүлэв.

Анализ хийсний үр дүнд “Valdinoci” модулийг сонгон авч[16], сайжруулах гэж буй загварийнхаа “Gate” электродийн (зураг 9-д) доорх гадаргуугийн концентрацыг  $1E14$  хүртэл нэмж, энергийг  $160KeV$  хүргэж өгснөөр гадаргуугийн гол хэсэгт нь хүчтэй хуйларсан гадаргууг бий болгож, өндөр хүчдэлд электрон төхөөрөмжийг найдвартай хамгаалаж чадах электрон чипийн загварыг бий болгож чадсан. Үүний үр дүнд бий болсон цахилгаан параметруудийн харьцуулалтын графикийг зураг 10-д үзүүлээ.

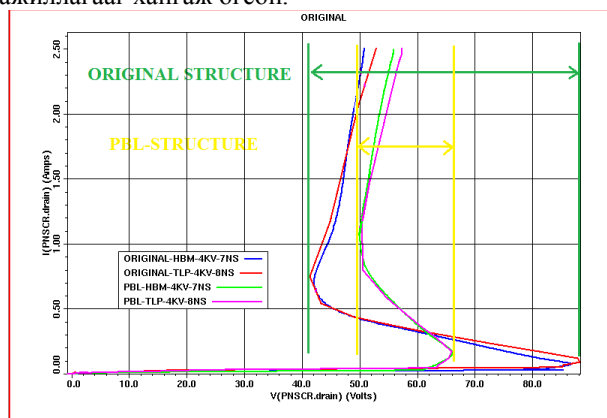
#### IV. ҮР ДҮН.

-MIL-STD-883 стандартыг ашиглан HBM болон TLP модулуудыг харьцуулан тэдгээрийн хамаарлыг тогтоосон.

-ABC mesh-ийг ашиглан P-N холбоосын хил буюу шилжилтийн орчмын гадаргууг жигд болгон загварыг сайжруулсан.

-Өндөр хүчдлүүдийг (4кВ, 6кВ, 8кВ) электрон төхөөрөмжид өгч ажиллуулан туршилтыг гүйцэтгэсэнээр

$V_h$ -хүчдэл ихсэж 50В,  $V_{tr}$ -хүчдэлийг багасгаж 66.09В болтол буулгаж электрон төхөөрөмжийн найдвартай ажиллагааг хангаж өгсөн.



Зураг 10. Үндсэн загварын  $V_{tr}$ ,  $V_h$  хүчдлүүд нь 86.63В, 42.09В, сайжруулсан загварын  $V_{tr}$ ,  $V_h$  хүчдлүүд нь 66.09В, 50В.

#### V. ДҮГНЭЛТ.

Судалгааны ажлын үр дүнд статик хүчдлээс электрон чипийг хамгаалах аргууд, стандартуудийг харьцуулан судлаж, электрон чипийн загварыг “Medici 2D” симуляцийн программыг ашиглан симуляцийн процессыг хийж цахилгаан параметруудийн үзүүлэлтүүдийг сайжруулах боломж байгааг энэхүү судалгааны ажлын үр дүн харуулаж байна гэсэн дүгнэлтэнд хүрлээ.

#### VI. АШИГЛАСАН МАТЕРИАЛ

- [1] MIL-STD-883 Method 3015.7, Electrostatic Discharge Sensitivity Classification.
- [2] LE863/EE8501 VLSI Systems Electrostatic Discharge Protection Fei Yuan, Ph.D, P.Eng. Department of Electrical & Computer Engineering Ryerson University Copyright2009
- [3] EIA/JEDEC Test Method A114-A, —Electrostatic Discharge (ESD) Sensitivity Testing Human Body Model (HBM), Electronic Industries Association, 1997.
- [4] T.S. Speakman, —A Model for Failure of Bipolar Silicon Integrated Circuits Subjected to Electrostatic Discharge, 12th Annual Proceedings, Reliability Physics, pp. 60-69, April 1974.
- [5] ESD ADV-2.0-1994, —ESD Association Advisory for Protection and Sensitivity Testing of Electrostatic Discharge Susceptible Items – Handbook, ESD Association, Rome, NY, 1994.
- [6] ESD ADV 11.2, Triboelectric Charge Accumulation Testing, ESD Association, Rome, NY. [11] ANSI/ESD S20.20-Standard for the Development of Electrostatic Discharge Control Program, ESD Association, Rome, NY.
- [7] T. Maloney and N. Khurana, —Transmission line pulsing techniques for circuit modeling of ESD phenomena, in Proc. EOS/ESD Symp., vol. EOS-7, 1985, pp. 49–54.
- [8] N. Khurana, T. Maloney, and W. Yeh, —ESD on CMOS devices-Equivalent circuits, physical models and failure mechanisms, in Proc. IEEE IRPS, 1985, p. 212.
- [9] T. P. Chen, R. Chan, S. Fung, and K. F. Lo, Reproducibility of transmission line measurement of bipolar I–V characteristics of MOSFETs, IEEE Trans Instrum Meas., vol. 48, p. 721, June 1999.
- [10] ANSI/ESD S20.20-Standard for the Development of Electrostatic Discharge Control Program, ESD Association, Rome, NY.
- [11] T. Maloney and N. Khurana, “Transmission line pulsing techniques for circuit modeling of ESD phenomena,” in Proc. EOS/ESD Symp., vol. EOS-7, 1985, pp. 49–54.
- [12] N. Khurana, T. Maloney, and W. Yeh, “ESD on CMOS devices-Equivalent circuits, physical models and failure mechanisms,” in Proc. IEEE IRPS, 1985, p. 212.
- [13] C. Duvvury, R. Roundtree, H. J. Stiegle, Y. Polgreen, and D. Corum, “ESD phenomena in graded junction devices,” in Proc. IRPS, 1989, p.71.

- 
- [14] T. P. Chen, R. Chan, S. Fung, and K. F. Lo, "Reproducibility of transmission line measurement of bipolar I–V characteristics of MOSFETs," *IEEE Trans Instrum Meas.*, vol. 48, p. 721, June 1999.
- [15] H. Gieser and M. Haunschild, "Very Fast Transmission line pulsing of integrated structures and the charged device model," in *Proc. EOS/ESD Symp.*, vol. EOS-18, 1996, pp. 85–94.
- [16] S. G. Beebe, "Characterization, modeling, and design of ESD protection circuits," Ph.D. thesis, Stanford Univ., Stanford, CA., 1994.